

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

DIALOG(R) File 351:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

011542023 **Image available**

WPI Acc No: 1997-518504/199748

XRPX Acc No: N97-431626

Matrix wiring manufacture for image forming apparatus - by forming electrical bonding of electrically non connecting portion, provided in one of wirings at column or row direction and connected to insulator, during second layer wiring formation

Patent Assignee: CANON KK (CANO)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 9245690	A	19970919	JP 9644878	A	19960301	199748 B

Priority Applications (No Type Date): JP 9644878 A 19960301

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 9245690	A		15	H01J-031/12	

Abstract (Basic): JP 9245690 A

The method involves forming wirings in predetermined column and row directions on an insulating substrate, simultaneously. An electrically non-connecting portion is provided in one of the wirings at the column or row direction, so that formed wirings at the column and row directions may not contact wiring direction of the column and row at the intersection part.

The electrically non-connecting portion is connected to an insulator. The electrical bonding formation of the electrically non-connecting portion is performed during the formation of a second layer wiring (15).

ADVANTAGE - Offers low cost manufacture of matrix wiring due to few and simplified manufacturing processes. Improves relative position accuracy of wiring in column and row directions due to simplified wiring structure. Improves reliability of electrode and connector in wiring. Reduces wiring area and increases number of pixels per area due to high density wiring. Offers image display device with high resolution.

Dwg.1/13

Title Terms: MATRIX; WIRE; MANUFACTURE; IMAGE; FORMING; APPARATUS; FORMING; ELECTRIC; BOND; ELECTRIC; NON; CONNECT; PORTION; ONE; WIRE; COLUMN; ROW; DIRECTION; CONNECT; INSULATE; SECOND; LAYER; WIRE; FORMATION

Derwent Class: V05

International Patent Class (Main): H01J-031/12

International Patent Class (Additional): H01J-001/30; H01J-009/02;

H04N-005/68

File Segment: EPI

Manual Codes (EPI/S-X): V05-L01A3; V05-L05D1

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-245690

(43) 公開日 平成9年(1997)9月19日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 31/12			H 0 1 J 31/12	C
			1/30	B
			9/02	B
H 0 4 N 5/68			H 0 4 N 5/68	B

審査請求 未請求 請求項の数 8 O L (全 15 頁)

(21) 出願番号 特願平8-44878

(22) 出願日 平成8年(1996)3月1日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 大栗 宣明

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 マトリクス配線の製造方法、電子源の製造方法、電子源及び該電子源を具備した画像表示装置

(57) 【要約】

【課題】 安価で工程数が少なく、相互の電気的接続部分の信頼性が図れ、簡単なマトリクス配線による低抵抗化を実現し、より高密度で高品位な画像が実現可能なマトリクス配線の製造方法、電子源の製造方法、電子源及び該電子源を具備した画像表示装置を提供する。

【解決手段】 行方向配線と列方向配線とを両者が交差部において接触しないように一層目の行及び列の両配線を同時に形成して電気的未接続部分を設けると共に第2層目の配線形成時に前記電気的未接続部分の接続形成を行うことを特徴とする。

【特許請求の範囲】

【請求項1】 互いに交差する行方向及び列方向の複数の配線を互いに絶縁状態で基板上に形成するマトリクス配線の製造方法において、行方向の配線と列方向配線とを両者が交差部において接触しないように一層目の行及び列の両配線を同時に形成すると同時に該行あるいは列の配線のどちらか一方に電気的未接続部分を設ける工程と、該電気的未接続部分を絶縁体でつなぐ工程と、第2層目の配線形成時に前記電気的未接続部分の電気的接続形成を行う工程とを有することを特徴とするマトリクス配線の製造方法。

【請求項2】 前記第1層目のX、Y方向配線の形成と該X、Y方向配線のそれぞれ素子電極への接続を同時に行なう請求項1に記載のマトリクス配線の製造方法。

【請求項3】 前記第1層目の配線と前記第2層目の配線との接続が前記表面伝導型電子放出素子を介して行なわれる請求項1に記載のマトリクス配線の製造方法。

【請求項4】 前記各層の形成方法に印刷法を用いる請求項1に記載のマトリクス配線の製造方法。

【請求項5】 請求項1乃至4のうちいずれか1項に記載の方法を用いて一対の素子電極を含む表面伝導型電子放出素子を有する電子源を前記行方向配線と列方向配線の直交する位置に配設し、かつ前記配線の一組または複数組を順次選択することにより前記電子源に通電されるようにした前記電子源を二次元平面上に複数個配設することによって構成されたことを特徴とする単純マトリクスによる電子源の製造方法。

【請求項6】 請求項5に記載の方法により製造したことを特徴とする電子源。

【請求項7】 請求項6に記載の電子源を具備したことを特徴とする画像表示装置。

【請求項8】 前記電子源が電子放出部形成用薄膜に、フォーミングと呼ばれる通電処理を施す事により電子放出部が形成される表面伝導型電子放出素子である請求項7に記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子源及びその応用である表示装置等の画像形成装置にかかわり、特にマトリクス配線の製造方法、電子源の製造方法、電子源及び該電子源を具備した画像表示装置に関する。

【0002】

【従来の技術】従来、電子放出素子としては、熱電子源と冷陰極電子源の2種類が知られている。冷陰極電子源には、電界放出型（以下、FEと記す）、金属/絶縁層/金属型（以下、MIMと記す）や表面伝導型電子放出素子等がある。

【0003】FE型の例としては、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron P 50

ysics, 8, 89, (1956)あるいはC. A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum", J. Appl. Phys., 47 5248 (1976)等が知られている。

【0004】MIM型の例としては、C. A. Mead, "The tunnel-emission amplifier", J. Appl. Phys., 32, 646 (1961)が知られている。

【0005】表面伝導型電子放出素子の例としては、M. I. Elinson, Radio Eng. Electron Phys., 10, (1965)等がある。

【0006】表面伝導型電子放出素子は基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記、Elinson等によるSnO₂ 薄膜を用いたもの、Au薄膜によるもの[G. Dittmer: "Thin Solid Films", 9, 317 (1972)]、In₂O₃/SnO₂ 薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519, (1975)]、カーボン薄膜によるもの[荒木 久 他: 真空, 第26巻, 第1号, 22頁(1983)]等が報告されている。

【0007】これらの表面伝導型電子放出素子の典型的な素子構成として、前述のM. Hartwellの素子構成を図7に示す。同図において1は、基板である。2は電子放出部形成用薄膜で、スパッタリングで形成されたH型形状の金属酸化物薄膜等からなり、後述の通電のフォーミングと呼ばれる通電処理により電子放出部3が形成される。尚、図中の素子電極間隔Lは、0.5～1.0mm、W'は、0.1mmで設定されている。尚、電子放出部3の位置及び形状については、不明であるので模式図として表わした。

【0008】従来、これらの表面伝導型電子放出素子においては、電子放出をおこなう前に電子放出部形成用薄膜2を予めフォーミングと呼ばれる通電処理によって電子放出部3を形成するのが一般的であった。即ち、通電フォーミングとは、前記電子放出部形成用薄膜2の両端に直流電圧あるいは非常にゆっくりとした昇電圧、例えば1V/分程度を印加通電し、導電性薄膜を局所的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部3を形成する事である。尚、電子放出部3は電子放出部形成用薄膜2の一部に亀裂が発生し、その亀裂付近から電子放出が行われる。以下、フォーミングにより発生した電子放出部を含む電子放出部形成用薄膜を電子放出部を含む薄膜4と呼ぶ。

【0009】前記フォーミング処理をした表面伝導型電

子放出素子は、上述の電子放出部を含む薄膜4に電圧を印加し、素子表面に電流を流す事により、上述の電子放出部3より電子を放出せしめるものである。

【0010】上述の表面伝導型放出素子は構造が単純で製造も容易であることから大面積にわたり多数、素子を配列形成できる利点がある。そこでこの特徴を生かせるようないろいろな応用が研究されている。例えば、荷電ビーム源、画像表示装置等の表示装置等があげられる。

【0011】しかしながら、以上説明したような表面伝導型電子放出素子を画像表示装置として大面積化するには以下の様な問題点がある。前記表面伝導型電子放出素子を基板上に多数配列形成する際の製造工程において上記素子を駆動するための電極や配線パターンを加工する場合、基板上に電極及び配線材料の金属薄膜を成膜し、これを通常のフォトリソグラフィ、エッチング技術を用いてパターン加工が行われ、電極や配線パターンが形成される。しかしながら、例えば、40cm角以上の大型基板上にフォトリソグラフィ、エッチング技術により製造する場合、蒸着装置を初め、露光装置、エッチング装置等を含む大型製造設備が必要となり莫大な費用がかかるだけでなく、基板を大型化した場合、製造装置自体の大型化が困難となり製造方法上、あるいはコスト上の問題があった。また、大面積化することで電極数の増加、配線の増加及び複雑化により、工程数が増え、断線や短絡等の欠陥が発生しやすくなり、歩留りが低下する等の問題があった。

【0012】

【発明が解決しようとする課題】本発明は、かかる従来の問題を鑑みてマトリクス配線の製造方法、表面伝導型電子放出素子を複数設置した電子源及び画像表示装置の製造方法に於いて、安価で工程数が少なく、また電極と配線部分の構成を簡略化することにより、相互の電気的接続部分の信頼性向上が図れ、より高密度な画素配列による高品位な両像が実現可能な表面伝導型電子放出素子を複数設置した電子源の製造方法、電子源及び画像表示装置を提供することを目的とする。

【0013】

【課題を解決するための手段】前記の目的は以下の手段によって達成される。互いに交差する行方向及び列方向の複数の配線を互いに絶縁状態で基板上に形成するマトリクス配線の製造方法において、行方向の配線と列方向の配線とを両者が交差部において接触しないように一層目の行及び列の両配線を同時に形成すると同時に該行あるいは列の配線のどちらか一方に電気的未接続部分を設ける工程と、該電気的未接続部分を絶縁体でつなぐ工程と、第2層目の配線形成時に前記電気的未接続部分の電気的接続形成を行う工程とを有することを特徴とするマトリクス配線の製造方法を提案するものであり、前記第1層目のX、Y方向配線の形成と該X、Y方向配線のそれぞれ素子電極への接続を同時に行なうこと、前記第1

層目の配線と前記第2層目の配線との接続が前記表面伝導型電子放出素子を介して行なわれること、前記各層の形成方法に印刷法を用いることを含む。

【0014】また本発明は前記の製造方法を用いて一対の素子電極を含む表面伝導型電子放出素子を有する電子源を前記行方向配線と列方向配線の直交する位置に配設し、かつ前記配線の一組または複数組を順次選択することにより前記電子源に通電されるようにした前記電子源を二次元平面上に複数個配設することによって構成されたことを特徴とする単純マトリクスによる電子源の製造方法を提案するものであり、該方法により製造したことを特徴とする電子源を提案するものである。

【0015】さらに、本発明は前記電子源を具備したことを特徴とする画像表示装置を提案するものであり、前記電子源が電子放出部形成用薄膜に、フォーミングと呼ばれる通電処理を施す事により電子放出部が形成される表面伝導型電子放出素子であることを含む。

【0016】

【発明の実施の形態】以下、図面を参照しながら本発明を更に詳細に説明する。

【0017】図1は本発明の電子源により構成された画像形成装置の代表的な素子構成の上面図を示す。図2(a)～(e)に本発明の製造工程を表わす上面図を示す。

【0018】図2(a)～(e)では不図示の基板上に対して電子放出素子を3×3個、計9個を行列状にマトリクス配線した例を示す。図中、11、12は一対の素子電極、13は第一層目の配線、14は第一層目の配線と2層目の配線との層間絶縁膜、15は第二層目の配線、16は電子放出部形成用薄膜である。

【0019】先ず、予め洗浄された基板に、素子電極の印刷、焼成を行い、一対の素子電極11、12を形成する。(図2(a))

本素子電極は電子放出部薄膜と配線とのオーム接触を良好にするために設けられるものである。通常、電子放出部形成用薄膜は、配線用の導体層と比べて著しく薄い膜であるために「ヌレ性」、「段差保持性」等の問題を回避するために上記のように素子電極を設けているものである。配線用の導体層を、例えばスパッタリング法等により薄膜で構成する場合は必ずしも設ける必要はなく、配線導体と同時に形成することが可能である。素子電極の形成方法としては、蒸着法、スパッタリング法、プラズマCVD法等の真空系を用いる方法や、触媒に金属成分及びガラス成分を混合した厚膜ペーストを印刷、焼成することにより形成する厚膜印刷法がある。

【0020】本発明の効果を最大限に引き出すには、フォトリソグラフィ工程を必要としない厚膜印刷法を用いるのが最も工程の短縮が図られる。しかしながら、電子放出部近傍の素子電極膜厚が薄い方が望ましい。そこで、厚膜印刷法を用いる場合はその際、使用するペース

トとして、有機金属化合物により構成されたMODペーストを使用することが望ましい。もちろん、これ以外の成膜方法を用いても差し支えなく、また構成材料として、電気伝導性のある材料であれば、特に限定されるものではない。次に、本発明の特徴である印刷配線について説明する。

【0021】まず、第一の配線層13を形成する。(図2(b))

このとき、X方向配線及びY方向配線が互いに接触しないように両方向配線を構成する一部である交差部を除いて同時形成する。また第1層目の配線13形成時にX、Y両方向配線の交差部ではそれぞれX方向配線は素子電極11に、Y方向配線は素子電極12に各々接続形成される。尚、配線層の形成方法には、素子電極部分とは異なり、膜厚が厚い方が電気抵抗を低減することができ有利である。そこで、単層で比較的厚い膜が得られる、厚膜ペーストを用いた厚膜印刷法を用いるのが適当である。もちろん、薄膜配線の適用も可能であるが、膜厚を厚くするためには何層も積み重ねなければならず時間が必要となり、不利である。

【0022】続いて層間絶縁膜14を形成する。この層間絶縁膜14の構成材料としては、絶縁性を保てるものであればよく例えばSiO₂薄膜や金属成分を含まない厚膜ペーストによる膜等である。層間絶縁膜14のパターンはX方向配線とY方向配線の交差部分上に行えばよい。かくしてX、Y両方向配線の交差部では層間絶縁膜14がX方向配線を被覆し、Y方向配線は層間絶縁膜14を挟んで電氣的に未接続な不連続な状態になっている。(図2(c))

層間絶縁膜14の形成にあたっては上下層間の絶縁性を確保するために印刷、焼成を少くとも2回以上行うのが好ましいが一回でも絶縁性が確保できるのなら一回の方が好ましい。

【0023】次に第2層目の配線15を形成する。この第2層目の配線形成時にX、Y両方向配線の交差部分である層間絶縁膜14を挟んで不連続になっているY方向配線上の一部である電氣的未接続部分の接続形成が行われる。(図2(d))

本図においては、Y方向配線の未接続部近傍のみに2層目の配線15を形成したが、もちろん、Y方向配線上全てに2層目の配線15を形成してもよい。最後に電子放出部形成用薄膜16を形成して単純マトリクス構成の電子源用の表面伝導型電子放出素子(3個×3個、計9個)が完成する。(図2(e))

成膜方法及び電子放出部形成用薄膜16(表面伝導型電子放出素子)の形成方法は、例えばスパッタ法やスピコート法等の従来の方法をそのまま適用することが可能である。

【0024】本図では、9素子部分のみを図示したが、これを複数個、同時に形成する事で単純マトリクス方式

による電子源基板の構成が完成する。

【0025】本図において上記マトリクス配線はY方向配線を第一層目の配線13、第二層目の配線15と2層構成としたが配線層数は特に限定するものではなく、本発明の特徴である第一層目の配線と第二層目の配線の2層構成を基本とし、Y方向配線にそれぞれ3層、4層と積み重ねても良く、また、第一層目の配線13も同様に積み重ねても良く、配線層数に応じて厚みを厚くすることができ、また表面層の材料を適宜選択すれば、耐酸化性及び耐腐食性に優れた低抵抗配線としての効果を生じる。また、必ずしもX方向配線とY方向配線の配線層数が同数でなくとも良く、それぞれの配線の層数の異なる構成のマトリクス配線を形成しても構わない。この場合の異なる配線総数の組み合わせは、前記と同様に本発明の特徴である第一層目の配線と第二層目の配線の2層構成を基本として、それぞれの層数を例えば3層と4層、2層と4層としても良く、またX方向配線とY方向配線の層数が逆でも構わないが製造工程数の簡略化を考えれば前記2層構成が好ましい。

【0026】続いて、上記マトリクス配線の第一層目の配線及び第二層目の配線の形成方法として、印刷、乾燥後の焼成はそれぞれ別々に行っても良く、第一層目、第二層目の印刷、乾燥をそれぞれ行い、最後に同時の焼成を行っても構わない。また配線材料や種類も限定されず、例えば第一層目の配線材料は厚膜ペーストで導電性材料第二層目の配線材料も有機金属化合物により構成されたMODペーストで形成することも可能であり、ペースト材料として導電性材料であれば構わない。要は目的や仕様に応じて定めれば良い。

【0027】また、層間絶縁膜14は、電気駆動上、十分に絶縁されれば、その寸法、厚みは特に限定されない。層間絶縁膜14として例えば、絶縁性ガラスペーストを用いる場合には、スクリーン印刷法あるいはディップ塗布法を用いて形成することもできる。

【0028】以上の様な構成を有する本発明のマトリクス配線による電子源及び電子源を具備する画像形成装置を簡単な構成でしかも、作成が容易なマトリクス配線を実現することができ、歩留まりを向上させることができる。また、配線としての膜質を高める事ができ、耐酸化性、耐腐食性を向上させ、電氣的信頼性の向上が図れる。更には、配線抵抗の低抵抗化が実現され、大面積化の際に問題となっていた配線抵抗の増大による画像むらの発生を防止することができ、高精細の画像形成装置を得る事ができる。

【0029】また、本構成によれば、X方向配線とY方向配線のそれぞれの素子電極11、12への接続パターンが同一層からなり、また同時形成できるため、それぞれ、独立に形成する必要がなく、工程数の削減が可能である。

【0030】次に、本出願人による本発明に関わる表面

伝導型電子放出素子の基本的な構成と製造方法及びその特徴について例えば、特開平2-56822等を参考にして概説する。

【0031】本発明に係わる表面伝導型電子放出素子の構成、及び製法の特徴は、次の様なものがあげられる。

【0032】1) フォーミングと呼ばれる通電処理前の電子放出部形成用薄膜は、微粒子分散体を分散し形成された微粒子からなる薄膜、あるいは、有機金属等を加熱焼成し形成された微粒子からなる薄膜等、基本的には、微粒子より構成される。

【0033】2) フォーミングと呼ばれる通電処理後の電子放出部を含む薄膜は、電子放出部、電子放出部を含む薄膜とも基本的には微粒子より構成される。

【0034】図8(a)、(b)は、それぞれ、本発明にかかわる基本的な表面伝導型電子放出素子の構成を示す平面図及び断面図である。図8を用いて、本発明にかかわる素子の基本的な構成を説明するが、本発明の電子源及び画像表示装置では後述するように、この表面伝導型電子放出素子を多数個、同一基板上に配線電極と共に形成しているものである。

【0035】図8において1は基板、5と6は素子電極、4は電子放出部を含む薄膜、3は電子放出部である。

【0036】基板1の材料としては、石英ガラス、Na等の不純物含有量を減少したガラス、青板ガラス、青板ガラス上にスパッタ法等により形成したSiO₂(絶縁体層)を積層したガラス基板等およびアルミナ等のセラミック等があげられる。

【0037】対向する素子電極5、6の材料としては一般的な導電体が用いられ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属或いは合金及びPd、Ag、Au、RuO₂、Pd-Ag等の金属或いは金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体及びポリシリコン等の半導体材料が挙げられる。素子電極間隔L1は、数千オングストロームより数百マイクロメートルであり、素子電極の製法の基本となるフォトリソグラフィ技術、即ち、露光機の性能とエッチング方法等、及び素子電極間に印加する電圧等により設定されるが、好ましくは、数マイクロメートルより数十マイクロメートルである。素子電極長さW1、素子電極5、6の膜厚dは、電極の抵抗値、後述するX、Y配線との結線、多数配置された電子源の配置上の問題より適宜設計され、通常は、素子電極長さW1は、数マイクロメートルより数百マイクロメートルであり、素子電極5、6の膜厚dは、数百オングストロームより数マイクロメートルである。

【0038】基板1上に設けられた対向する素子電極5と素子電極6間及び素子電極5、6上に設置された電子放出部を含む薄膜4は、電子放出部3を含むが、図8

(b)に示された場合だけでなく、素子電極5、6上には設置されない場合もある。即ち、基板1上に、先述した電子放出部形成用薄膜、対向する素子電極5、6の電極間に積層構成した場合である。この電子放出部を含む薄膜4の膜厚は、数オングストロームより数千オングストロームであり、素子電極5、6へのステップカバレッジ、電子放出部3と素子電極5、6間の抵抗値及び電子放出部3の導電性微粒子の粒径、後述する通電処理条件等によって、適宜設定される。その抵抗値は、10の2乗より10の7乗オーム/□のシート抵抗値を示す。電子放出部を含む薄膜4を構成する材料の具体例を挙げるならば、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₄B₄等のホウ化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等が挙げられる。

【0039】尚、ここで述べる微粒子膜とは複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、或いは重なり合った状態(島状も含む)の膜を指しており、微粒子の粒径は数オングストロームから数千オングストロームであり、好ましくは10オングストロームより200オングストロームである。

【0040】電子放出部3は電子放出部を含む薄膜4の一部に形成された高抵抗の亀裂であり、通電フォーミング等により形成される。また、亀裂内には数オングストロームから数百オングストロームの粒径の導電性微粒子を有することもある。この導電性微粒子は電子放出部を含む薄膜4を構成する物質の少なくとも一部の元素を含んでいる。また、電子放出部3及びその近傍の電子放出部を含む薄膜4は炭素及び炭素化合物を有することもある。

【0041】電子放出部3を有する電子放出素子の製造方法としては様々な方法が考えられるが、その一例を図9に示す。2は電子放出部形成用薄膜で例えば微粒子膜が挙げられる。

【0042】以下、順を追って製造方法の説明を図8及び図9に基づいて説明する。

【0043】1) 基板1を洗剤、純水及び有機溶剤により十分に洗浄後、真空蒸着法、スパッタ法等により素子電極材料を堆積後、フォトリソグラフィ技術により該基板1の面上に素子電極5、6を形成する。[図9(a)]

2) 基板1上に設けられた素子電極5と6の間に、素子電極5と6を形成した絶縁性基板上に有機金属溶液を塗布して放置することにより、有機金属薄膜を形成する。尚、有機金属溶液とは、前記Pd、Ru、Ag、Au、

Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属を主元素とする有機化合物の溶液である。この後、有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングし、電子放出部形成用薄膜2を形成する。〔図9(b)〕

尚、ここでは、有機金属の塗布法により説明したが、これに限るものではなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、デッピング法、スピナー法等によって形成される場合もある。

【0044】3) 続いて、フォーミングと呼ばれる通電処理を行う。通電フォーミングは素子電極5、6間に不図示の電源により通電を行い、電子放出部形成用薄膜2を局所的に破壊、変形もしくは変質せしめ、構造を変化させた部位を形成させるものである。この局所的に構造変化させた部位を電子放出部3と呼ぶ。〔図9(c)〕先に説明したように、電子放出部3は導電性微粒子で構成されていることを本出願人らは観察している。

【0045】次に上記フォーミング処理の電圧波形の一例を図10に示す。

【0046】電圧波形は特にパルス波形が好ましく、パルス波高値が一定の電圧パルスを連続的に印加する場合〔図10(a)〕とパルス波高値を増加させながら、電圧パルスを印加する場合〔図10(b)〕とがある。先ず、パルス波高値を一定電圧とした場合〔図10(a)〕について説明する。

【0047】図10(a)におけるT1及びT2は電圧波形のパルス幅とパルス間隔であり、T1を1マイクロ秒〜10ミリ秒、T2を10マイクロ秒〜100ミリ秒とし、三角波の波高値(通電フォーミング時のピーク電圧)は表面伝導型電子放出素子の形態に応じて適宜選択し、適当な真空度、例えば、 10^{-5} Torr程度の真空雰囲気下で、数秒から数十分印加する。尚、素子の電極間に印加する波形は三角波に限定することではなく、矩形波など所望の波形を用いても良く、その波高値及びパルス幅・パルス間隔等についても上述の値に限ることなく、電子放出部が良好に形成されれば所望の値を選択することができる。

【0048】図10(b)におけるT1及びT2は、図10(a)と同様であり、三角波の波高値(通電フォーミング時のピーク電圧)は、例えば0.1Vステップ程度ずつ増加させ適当な真空雰囲気下で印加する。尚、この場合の通電フォーミング処理はパルス間隔T2中に、電子放出部形成用薄膜2を局所的に破壊、変形しない程度の電圧、例えば0.1V程度の電圧で素子電流を測定し、抵抗値を求め、例えば1Mオーム以上の抵抗を示した時に通電フォーミング終了とする。

【0049】次に通電フォーミングが終了した素子に活性化工程と呼ぶ処理を施すことが望ましい。活性化工程とは、例えば、 10^{-4} 乗〜 10^{-5} Torr程度の真空度で、通電フォーミング同様、パルス波高値が

一定の電圧パルスを繰り返し印加する処理のことであり、真空中に存在する有機物質に起因する炭素もしくは炭素化合物を電子放出部形成用薄膜上に堆積させ素子電流If、放出電流Ieを著しく変化させる処理である。活性化工程は素子電流Ifと放出電流Ieを測定しながら、例えば放出電流Ieが飽和した時点で終了する。また印加する電圧パルスは動作駆動電圧で行うことが好ましい。

【0050】尚、ここで炭素もしくは炭素化合物とはグラファイト(単、多結晶双方を指す)、非晶質カーボン(非晶質カーボン及び多結晶グラファイトとの混合物を指す)であり、その膜厚は500オングストローム以下が好ましく、より好ましくは300オングストローム以下である。

【0051】こうして作成した電子放出素子をフォーミング工程、活性化工程における真空度よりも高い真空度の雰囲気下に置いて動作駆動させるのが良い。また、更に高い真空度の雰囲気下で80℃〜150℃に加熱後動作駆動させることが望ましい。尚、フォーミング工程、活性化処理した真空度より高い真空度とは、例えば約10の-6乗以上の真空度であり、より好ましくは超高真空系であり、新たに炭素もしくは炭素化合物が電子放出部形成用薄膜上に殆ど堆積しない真空度である。こうすることによって素子電流If、放出電流Ieを安定化させることが可能になる。

【0052】次に上述のような素子構成と製造方法によって作成された本発明に係わる電子放出素子の基本特性について図11及び図12を用いて説明する。

【0053】図11は図8で示した構成を有する素子の電子放出特性を測定する為の測定評価装置の概略構成図である。図11において1は絶縁性基板、5、6は素子電極、4は電子放出部を含む薄膜、3は電子放出部を示す。また、91は素子に素子電圧Vfを印加する為の電源、90は素子電極5、6間の電子放出部を含む薄膜4を流れる素子電流Ifを測定する為の電流計、94は素子の電子放出部より放出される放出電流Ieを捕捉する為のアノード電極、93はアノード電極94に電圧を印加する為の高圧電源、92は素子の電子放出部3より放出される放出電流Ieを測定する為の電流計である。電子放出素子の上記素子電流If、放出電流Ieの測定にあたっては、素子電極5、6に電源91と電流計90とを接続し、該電子放出素子の上方に電源93と電流計92とを接続したアノード電極94を配置している。また、本電子放出素子及びアノード電極94は真空装置内に配置され、その真空装置には排気ポンプ及び真空計等の真空装置に必要な機器が具備されており、所望の真空下にて本素子の測定評価を行えるようになっている。尚、アノード電極の電圧は1〜10kV、アノード電極と電子放出素子との距離Hは3〜8mmの範囲で測定した。

【0054】図11に示した測定評価装置により測定された放出電流 I_e 及び素子電流 I_f と素子電圧 V_f の関係の典型的な例を図12に示す。尚、図12は任意単位で示されており、放出電流 I_e は素子電流 I_f のおよび1000分の1程度である。図からも明らかなように、本電子放出素子は放出電流 I_e に対して3つの特性を有する。

【0055】第一に、本素子はある電圧（閾値電圧と呼ぶ、図12中の V_{th} ）以上の素子電圧を印加すると、急激に放出電流 I_e が増加する。一方、閾値電圧以下では放出電流 I_e が殆ど検出されない。即ち、放出電流 I_e に対する明確な閾値電圧 V_{th} を持った非線形素子である。

【0056】第二に、放出電流 I_e が素子電圧 V_f に依存する為、放出電流 I_e は素子電圧 V_f で制御できる。

【0057】第三に、アノード電極94に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0058】以上の様な特性を有する為、本発明に係わる電子放出素子は、他方面への応用が期待される。また、素子電流 I_f は素子電圧 V_f に対して単調に増加する（M1）特性の例を図12に示したが、この他にも、素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗（VCNR）特性を示す場合もある（不図示）。この場合も電子放出素子は上述した3つの特性を有する。

尚、予め導電性微粒子を分散して構成した表面伝導型電子放出素子においては、前記本発明の基本的な素子構成の基本的な製造方法の一部を変更しても構成できる。

【0059】次に、本発明の電子源及び画像形成装置について述べる。

【0060】画像形成装置に用いられる電子源基板は複数の表面伝導型電子放出素子を基板上に表面伝導型電子放出素子の一对の素子電極をそれぞれX方向配線、Y方向配線を接続した単純マトリクス配置（以下マトリクス型配置電子源基板と呼ぶ）があげられる。

【0061】以下この原理に基づき構成した電子源基板の構成について図13を用いて説明する。111は絶縁性基板、112はX方向配線、113はY方向配線、114は表面伝導型電子放出素子、115は結線である。同図において、絶縁性基板111は、前述したガラス等であり、その大きさ及びその厚みは、表面伝導型電子放出素子の個数及び個々の素子の設計上の形状、及び電子源の使用時に容器の一部を構成する場合には、その容器を真空中に保持する為の条件等に依存して適宜設定される。m本のX方向配線112はDX1、DX2、...DXmからなり、絶縁性基板111上に、所望のパターンニングされた導電性金属等からなり、多数の表面伝導型電子放出素子にはば、均等な電圧が供給される様に、材料、膜厚、配線幅等が設定される。Y方向配線113は、DY1、DY2、...DYnのn本の配線よりな

り、X方向配線112と同様に所望のパターンニングされた導電性金属等からなり、多数の表面伝導型電子放出素子にはば、均等な電圧が供給される様に、材料、膜厚、配線幅等が設定される。これらm本のX方向配線112とn本のY方向配線113間には、不図示の層間絶縁層が設置され、電気的に分離されて、マトリクス配線を構成する。尚、このm、nは共に正の整数である。不図示の層間絶縁層は、 SiO_2 等であり、X方向配線112を形成した絶縁性基板111の全面、或いは一部に所望の形状で形成され、特に、X方向配線112とY方向配線113の交差部の電位差に耐え得る様に、膜厚、材料、製法が適宜設定される。また、X方向配線112とY方向配線113は、それぞれ外部端子として引き出されている。尚、m本のX方向配線112の上にn本のY方向配線113を、層間絶縁層を介して設置した例で説明したが、n本のY方向配線113の上にm本のX方向配線112を、層間絶縁層を介して設置する場合もある。

【0062】更に、前述と同様にして、表面伝導型電子放出素子114の対向する素子電極（不図示）がDX1、DX2、...DXmのm本のX方向配線112と、DY1、DY2、...DYnのn本のY方向配線113と結線115によって電気的に接続されているものである。

【0063】尚、m本のX方向配線112とn本のY方向配線113と結線115と素子電極の導電性金属は、その構成元素の一部或いは全部が同一であっても、またそれぞれ異なってもよく、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属或いは合金およびPd、Ag、Au、 RuO_2 、Pd-Ag等の金属或いは金属酸化物とガラス等から構成される印刷導体、 $In_2O_3-SnO_2$ 等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。また表面伝導型電子放出素子は、絶縁性基板111或いは、不図示の層間絶縁層上どちらに形成してもよい。

【0064】また、前記X方向配線112には、X方向に配列する表面伝導型電子放出素子114の行を任意に走査するための走査信号を印加するための不図示の走査信号発生手段と電気的に接続されている。一方Y方向配線113には、Y方向に配列する表面伝導型電子放出素子114の列の各列を任意に変調するための変調信号を印加するための不図示の変調信号発生手段と電気的に接続されている。

【0065】更に、各表面伝導型電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。上記の構成において単純なマトリクス配線だけで個別の素子を選択して独立に駆動可能になる。

【0066】次に、以上の様にして作成した単純マトリクス配置の電子源を用いた画像形成装置について、図

5、図6を用いて説明する。図5は画像形成装置の基本構成図であり、図6は該画像形成装置に用いられる蛍光膜のパターンである。

【0067】図5において31は上述のようにして電子放出素子を基板上に作成した電子源基板、34は電子放出素子に相当し、35、36は表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線である。32は電子源基板31を固定したリアプレート、40はガラス基板37の内面の蛍光膜38とメタルバック39等が形成されたフェースプレート、33は支持棒であり、リアプレート32、支持棒33及びフェースプレート40にフリットガラス等を塗布し、大気中あるいは窒素中で400~500度で10分以上焼成することで封着して外囲器41を構成する。

【0068】外囲器41は、上述の如くフェースプレート40、支持棒33、リアプレート32で構成したが、リアプレート32は主に電子源基板31の強度を補強する目的で設けられる為、電子源基板31自体で十分な強度を持つ場合は別体のリアプレート32は不要であり、電子源基板31に直接、支持棒33を封着し、フェースプレート40、支持棒33、電子源基板31にて外囲器41を構成しても良い。更には、フェースプレート40、リアプレート32間にスペーサーと呼ばれる耐大気圧支持部材を設置することで大気圧に対して十分な強度を持つ外囲器41にすることもできる。

【0069】図5中、38は蛍光膜である。蛍光膜38はモノクロームの場合は蛍光体のみからなるが、カラーの蛍光膜38の場合は、図6に示される様に蛍光体43の配列によりブラックストライプ或いはブラックマトリクスなどと呼ばれる黒色部材42と蛍光体43とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体43間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜38における外光反射によるコントラストの低下を抑制することである。ブラックストライプの材料としては通常、良く用いられている黒鉛を主成分とする材料だけでなく、光の透過及び反射が少ない材料であればこれに限るものではない。

【0070】ガラス基板37に蛍光体43を塗布する方法はモノクローム、カラーによらず沈殿法や印刷法が用いられる。

【0071】また、蛍光膜38の内面側には通常メタルバック39が設けられる。メタルバック39の目的は、蛍光体43に照射された電子が帯電するのを防止すること、蛍光体43の発光のうち内面側への光をフェースプレート40側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体43の保護等である。メタルバ

ック39は蛍光膜38作成後、蛍光膜38の内面側表面の平滑化处理（通常フィルミングと呼ばれる）を行い、その後、Alを真空蒸着等で堆積することで作成できる。フェースプレート40には、更に蛍光膜38の導電性を高めるため、蛍光膜38の外面側に透明電極（不図示）を設けてもよい。

【0072】前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行う必要がある。

【0073】外囲器41は不図示の排気管を通じ、10のマイナス7乗torr程度の真空度にされ、封止が行われる。また、外囲器41の封止後の真空度を維持する為にゲッター処理を行う場合もある。これは外囲器41の封止を行う直前、或いは封止後に抵抗加熱、或いは高周波加熱等の加熱法により、外囲器41内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常、Ba等が主成分であり、該蒸着膜の吸着作用により、例えば1×10マイナス5乗ないしは1×10マイナス7乗torrの真空度を維持するものである。尚、表面伝導型電子放出素子のフォーミング以降の工程は適宜設定される。

【0074】以上の様に完成した本発明の画像表示装置において、各電子放出素子には、容器外端子D×1~Dxm、Dy1~Dynを通じ、電圧を印加することにより、電子放出させ、高圧端子Hvを通じ、メタルバック39、或いは透明電極（不図示）に数kV以上の高圧を印加し、電子ビームを加速し、蛍光膜38に衝突させ、励起・発光させることで画像を表示することができる。

【0075】以上述べた構成は、画像表示等に用いられる好適な画像形成装置を作成する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限られるのではなく、画像形成装置の用途に適するように適宜選択する。

【0076】

【実施例】次に、実施例を示して、マルチ冷陰極電子ビーム源、特に表面伝導型電子放出素子を用いた画像表示装置に於ける、本発明による新規な製造方法について説明する。

【0077】＜実施例1＞第1の実施例を図1及び図2(a)~(e)を参照しつつ説明する。図1は本発明の冷陰極電子ビーム源により構成された画像表示装置の代表的な素子の構成の上面図を示す。図2(a)~(e)は本発明の製造工程を表わす上面図を示す。図2(a)~(e)では不図示の基板に対して電子放出素子を3×3個、計9個のマトリクス状に配線した第1層目の配線形成に於てX、Y両方向配線の交差部でY方向配線を電気的に未接続に形成した例で示す。

【0078】まず、洗浄されたガラス基板（ここでは、ソーダライムガラス基板を使用）に、一对の素子電極11、12を形成する。本実施例では、膜の成膜方法とし

て厚膜印刷法を使用した。

【0079】ここで使用した厚膜ペースト材料は、MO Dペーストで、金属成分はAuである。印刷の方法はスクリーン印刷法である。印刷の後、70℃で10分間乾燥、次に本焼成を実施する。焼成温度は550℃で、ピーク保持時間は約8分である。印刷、焼成後のパターンは片側の素子電極11が350×150ミクロン、片側の素子電極12が500×150ミクロンと左右非等長のパターンを形成した。尚、膜厚は~0.3ミクロンであった。(図2(a))

次に第1層目の配線13を形成する。このとき、X、Y両方向配線を同時に形成するが両方向配線の交差部ではX方向配線を電気的に接続された連続パターンで形成し、Y方向配線を電気的に未接続な不連続パターンで形成する。また、本第1層目の配線13形成時にX、Y両方向配線はそれぞれ、X方向配線は素子電極11に、Y方向配線は素子電極12に各々接続形成される。本実施例では第1層目の配線13の形成方法として厚膜スクリーン印刷法を用いた。ペースト材料は一般に、酸化鉛を主成分とするガラスバインダーに導電性材料の微粒粉を混合したものである。本実施例では、導電性材料がAgのペーストを使用した。所望のパターンでスクリーン印刷の後、110℃で20分の乾燥を行なった後、550℃、ピーク保持時間15分の焼成を行なって第1層目の配線13である、幅100ミクロン、厚み12ミクロンのX方向配線と幅300ミクロン、厚み12ミクロンのY方向配線を得た。(図2(b))

続いて、層間絶縁膜14を形成する。本実施例では厚膜スクリーン印刷法を用いた。ペースト材料はPbOを主成分としてガラスバインダーを混合したペーストである。所望のパターンでスクリーン印刷の後、110℃で20分の乾燥を行なった後、550℃、ピーク保持時間15分の焼成を行なった。焼成後のパターンは500×500ミクロン、厚みは~30ミクロンであった。本実施例では層間絶縁膜14のパターンをX方向配線とY方向配線の交差部分近傍のみとした。本構成を用いることにより、X、Y両方向配線の交差部では層間絶縁膜14がX方向配線を被覆し、Y方向配線は層間絶縁膜14を挟んで電気的に未接続な不連続となっている。(図2(c))また、絶縁層は通常、上下層間の絶縁性を確保するために、印刷、焼成を2回ずつ実施する。厚膜ペーストにより形成される膜は通常、ポーラスな膜である。この為、1回印刷、焼成後、再度印刷を行ない、1回目の膜のポーラス状態を埋め込むようにして2回目の膜を印刷、焼成する。これにより絶縁性が確保されることになる。本実施例もこれに従った。

【0080】次に第2層目の配線15を形成する。このとき、X、Y両方向配線の交差部分である層間絶縁膜14を挟んで不連続となっているY方向配線上の一部である電気的未接続部分の接続形成を行なう。形成方法は厚

膜スクリーン印刷法を用いた。使用した厚膜ペースト材料は、第1層目の配線13と同じくAgペーストで金属成分はAgである。所望のパターンでスクリーン印刷の後、110℃で20分の乾燥を行なった後、550℃でピーク保持時間15分の焼成を行なって、第2層目の配線15である、幅300ミクロン、厚み10ミクロンのY方向配線の接続パターンを得た。(図2(d))

以上で、マトリクス配線の部分が完成する。もちろん、ペースト材料、印刷方法等はここに記したものに限るものではない。

【0081】マトリクス配線完成後、電子放出部を形成する。まず、上記印刷方法で形成された、電子放出部への通電用の一対の素子電極11、12の上層に有機パラジウム(CCP4230、奥野製薬工業(株))をスピナーにより回転塗布後、300℃で10分間の加熱処理を行ないPdOからなる電子放出部形成用薄膜16を形成する。このようにして形成された電子放出部形成用薄膜16は、Pdを主元素とする微粒子から構成され、その膜厚は10nm、シート抵抗値は $5 \times 10^4 \Omega/\square$ であった。尚、ここで述べる微粒子膜は複数の微粒子が集合した膜であり、その微細構造として微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なりあった状態(島状も含む)の膜をもさし、その粒径とは、前記状態で粒子形状が認識可能な微粒子についての径をいう。このパラジウム膜をフォトリソグラフィ法を用いて、パターニングすることにより、フォーミング前までの電子源基板の製造工程が完了する。(図2(e))

次に、以上のようにして作成した電子源基板を用いて画像表示装置を構成した例を、図5と図6を用いて説明する。

【0082】多数の表面伝導型電子放出素子を作成した電子源基板31をリアプレート32上に固定した後、基板31の5mm上方に、フェースプレート40(ガラス基板37の内面に蛍光膜38とメタルバック39が形成されて構成される)を支持棒33を介し配置し、フェースプレート40、支持棒33、リアプレート32の接合部にフリットガラスを塗布し、大気中で400℃で10分以上焼成することで封着した(図5参照)。また、リアプレート32への基板31の固定もフリットガラスで行った。

【0083】図5において、34は電子放出素子、35、36はそれぞれX方向及びY方向の配線である。

【0084】蛍光膜38は、モノクロームの場合は蛍光体のみから成るが、本実施例では蛍光体はストライプ形状(図6参照)を採用し、先にブラックストライプを形成し、その間隙部に各蛍光体を塗布し、蛍光膜38を作製した。ブラックストライプの材料は、通常良く用いられている黒鉛を主成分とする材料を用いた。

【0085】ガラス基板37に蛍光体を塗布する方法は

スラリー法を用いた。

【0086】また、蛍光膜38の内面側に、メタルバック39を形成した。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常、フィリミングと呼ばれる）を行ない、その後、A1を真空蒸着することで作製した。

【0087】フェースプレート40には、更に蛍光膜38の導電性を高めるため、蛍光膜38の外表面側に透明電極（不図示）が設けられる場合もあるが、本実施例では、メタルバックのみで十分な導電性が得られたので省略した。

【0088】前述の封着を行なう際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行なった。以上のようにして完成したガラス容器内の雰囲気（図示せず）を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dx1~DxmとDy1~Dymを通じ、電子放出素子34の素子電極間に電圧を印加し、電子放出部形成用薄膜2を通電処理（フォーミング処理）することにより、電子放出部3を作成した。フォーミング処理の電圧波形を図10に示す。

【0089】図10中、T1及びT2は電圧波形のパルス幅とパルス間隔であり、本実施例ではT1を1ミリ秒、T2を10ミリ秒とし、三角波の波高値（フォーミング時のピーク電圧）は14Vとし、フォーミング処理は約 1×10 マイナス6 [Torr]の真空雰囲気下で60秒間行なった。

【0090】次に、 10 のマイナス6乗 [Torr]程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し外囲器の封止を行なった。

【0091】最後に封止後の真空度を維持するために、ゲッター処理を行なった。これは封止を行なう直前、あるいは封止後に抵抗加熱、あるいは高周波加熱等の加熱法により、画像表示装置内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば 1×10 のマイナス5乗ないし 1×10 のマイナス7乗 [Torr]の真空度を維持するものである。

【0092】以上のように完成した本発明の画像表示装置において、各表面伝導型電子放出素子には、容器外端子Dx1~Dxm、Dy1~Dymを通じ、走査信号及び変調信号を不図示の信号発生手段によりそれぞれ、印加することにより、電子放出させ、高圧端子Hvを通じて、メタルバック39に数KV以上の高圧を印加し、電子ビームを加速して、蛍光膜38に衝突させ、励起・発光させることで画像を表示した。

【0093】以上説明したように本実施例による電子源によれば、従来のフォトリソグラフィ技術による配線の形成方法と比べて配線部分の形成工程が最小で3工程

（第1層形成→層間絶縁層形成→第2層形成）で形成できるので、フォトリソグラフィ技術に必要なパターンニング、エッチング工程や、真空装置等を必要としないため、工程が簡略化され、簡単な構成で作成が容易である。また素子電極上に配線を直接接続できるため素子電極と配線の接続部分の信頼性を向上させることができる。

【0094】また、本実施例の構成によれば、容易にX、Yマトリクス状に多数の表面伝導型電子放出素子を配置することができ、大画面の画像表示装置の作成に適している。

【0095】＜実施例2＞本実施例は図3に示すような構成を有する電子源基板を作成し、これを用いて画像形成装置を作成したものである。

【0096】第2の実施例を、図3及び図4(a)~(e)を参照しつつ説明する。図3は本発明の冷陰極電子ビーム源により構成された画像表示装置の代表的な素子構成の上面図を示す。図4(a)~(e)は本発明の製造工程を表す上面図を示す。図4(a)~(e)では不図示の基板上に対して電子放出素子を 3×3 個、計9個のマトリクス状に配線し、第1層目の配線形成に於てX、Y両方向配線の交差部でX方向配線を電気的に未接続に形成した例を示す。

【0097】まず、実施例1と同様にして、洗浄されたガラス基板（ここでは、ソーダライムガラス基板を使用）に、左右、非等長の一对の素子電極21、22を形成する。本実施例では膜の成膜方法として、厚膜印刷法を使用した。ここで使用した厚膜ペースト材料は、MODペーストで、本実施例では金属成分としてPtを用いた。印刷の方法はスクリーン印刷法である。印刷の後、 70°C で10分間乾燥し、次に本焼成を実施する。焼成温度は 550°C で、ピーク保持時間は約8分である。印刷、焼成後の膜厚は、 ~ 0.25 ミクロンであった。

（図4(a)）

次に第1層目の配線23を形成する。このとき、実施例1と同様X、Y両方向配線を同時に形成するが両方向配線の交差部ではY方向配線を電気的に接続された連続パターンで形成し、X方向配線を電気的に未接続な不連続パターンで形成する。また、本第1層目の配線23形成時にX、Y両方向配線はそれぞれ、X方向配線は素子電極21に、Y方向配線は素子電極22に各々接続形成される。第1層目の配線23の形成方法は厚膜スクリーン印刷法を用いた。使用した厚膜ペースト材料はAgペーストで金属成分はAgである。所望のパターンでスクリーン印刷の後、 110°C で20分の乾燥を行ない、 550°C で、ピーク保持時間15分の焼成を行なって第1層目の配線23である幅 100 ミクロン、厚み 12 ミクロンのX方向配線と幅 300 ミクロン、厚み 12 ミクロンのY方向配線を得た。（図4(b)）

続いて、層間絶縁膜24を形成する。本実施例では厚膜

印刷法を用いた。ペースト材料はPbO主成分のガラスバインダー及び樹脂を混合したペーストである。所望のパターンで印刷の後110℃で20分の乾燥を行ない、550℃、ピーク保持時間15分の焼成を行ない、500×500ミクロン、厚みは〜30ミクロンの層間絶縁膜24を得た。このとき、実施例1と同様に2回印刷、2回焼成を行なった。また、本実施例では層間絶縁膜24のパターンをX方向配線とY方向配線の交差部近傍のみとした。本構成を用いることにより、X、Y両方向配線の交差部では層間絶縁膜24がY方向配線を被覆し、X方向配線は層間絶縁膜24を挟んで電氣的に未接続な不連続となっている。(図4(c))

最後に、第2層目の配線25を形成する。このとき、X、Y両方向配線の交差部分である層間絶縁膜24を挟んで不連続となっているX方向配線上の一部である電氣的未接続部分の接続形成を行なう。形成方法は厚膜スクリーン印刷法を用いた。材料は第1層目の配線23の材料と同じものである。所望のパターンでスクリーン印刷の後、110℃で20分の乾燥を行なった後、550℃でピーク保持時間15分の焼成を行なって、第2層目の配線25である幅100ミクロン、厚み12ミクロンのX方向配線の接続パターンを得た。(図4(d))

以上で、マトリクス配線の部分が完成する。もちろん、ペースト材料、印刷方法等はここに記したものにかぎるものではない。

【0098】マトリクス配線完成後、電子放出素子部26を形成する。形成方法は実施例1と同様に形成した。(図4(e))

次に、以上のようにして作成した表面伝導型電子放出素子を有する電子源基板に対して、実施例1と同様にフォーミング処理を行なった。

【0099】更に、実施例1と同様に、本実施例の電子源を真空装置容器内に複数配置し、フェースプレートを対向させて、電子放出素子より放出された電子線を蛍光体に選択的に照射することによって蛍光体を発光させることにより画像表示装置とすることができた。

【0100】以上説明したように本実施例による電子源によれば、実施例1と同様に、従来の構成と比べて配線部分の形成工程が簡略化され、簡単な構成で作成が容易である。また、素子電極上に配線を直接接続できるため素子電極と配線の接続部分の信頼性を向上させることができる。

【0101】また、本実施例の構成によれば、容易にX、Yマトリクス状に多数の表面伝導型電子放出素子を配置することができ、大画面の画像表示装置の作成に適している。

【0102】更に、本発明の応用として、上記実施例1及び実施例2の電子源の形成方法により、アレイ状発光素子を作成し、感光性ドラム上に配置することにより、電子写真記録装置を構成することができた。

【0103】加えて、電子写真記録装置にアレイ状発光素子を作成した場合においても同様の効果を得ることができる。

【0104】

【発明の効果】以上説明したように、本発明によればマルチ陰極電子ビーム源を用いた画像表示装置に於て、本発明の構成及び製造方法の実現により従来の構成と比べて、X方向及びY方向の配線の交差部以外の大部分を同時に形成し、かつ配線部分の構成が簡略化されることにより、

1) X、Y両方向の配線の相対的な位置精度が向上する。

【0105】2) 簡単な構成で作成が容易、且つ工程数を削減することができる。

【0106】3) 素子電極上に配線を直接接続できるため、素子電極と配線の接続部分の信頼性が向上する。

【0107】4) 配線に支配される面積が低減され、従来と比べてより高密度な配線が可能となる為、単位面積あたりの画素数を増やす事が可能となり、高解像度を有する画像表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施例1において、XYマトリクス配線して形成した電子源基板の概略構成図である。

【図2】図2(a)〜(e)は本発明の実施例1における製造工程を示す上面図である。

【図3】本発明の実施例2において、XYマトリクス配線して形成した電子源基板の概略構成図である。

【図4】図4(a)〜(e)は本発明の実施例2における製造工程を示す上面図である。

【図5】本発明による画像形成装置の構成例を示す一部切り抜き斜視図である。

【図6】図6(a)、(b)は蛍光膜の一例を示す断面図及び上面図である。

【図7】従来の表面伝導型電子放出素子の模式図である。

【図8】図8(a)、(b)は本発明の平面型表面伝導型電子放出素子の構成を示す模式平面図及び断面図である。

【図9】図9(a)〜(c)は本発明の表面伝導型電子放出素子の製造工程を示す模式図である。

【図10】図10(a)、(b)は本発明の表面伝導型電子放出素子の製造に際して採用できる通電フォーミング処理における電圧波形の一例を示す模式図である。

【図11】表面伝導型電子放出素子の電子放出特性の測定評価装置を示す概略構成図である。

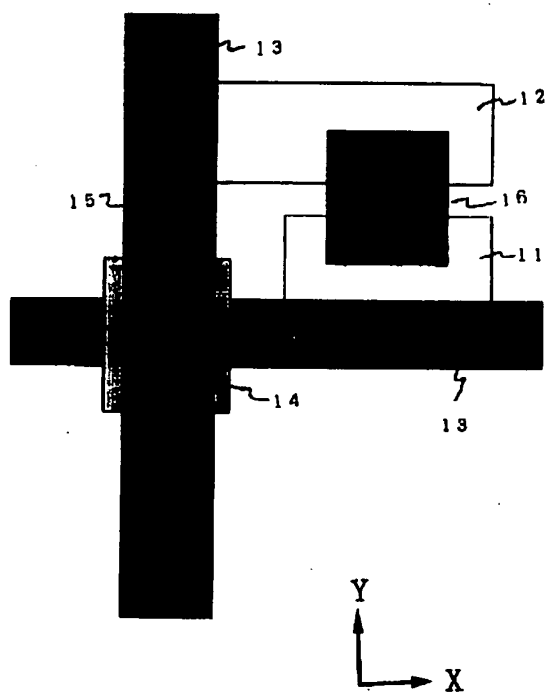
【図12】表面伝導型電子放出素子の電流-電圧特性を示す図である。

【図13】多数の表面伝導型電子放出素子を単純マトリクス配線した電子源基板の概略構成図である。

50 【符号の説明】

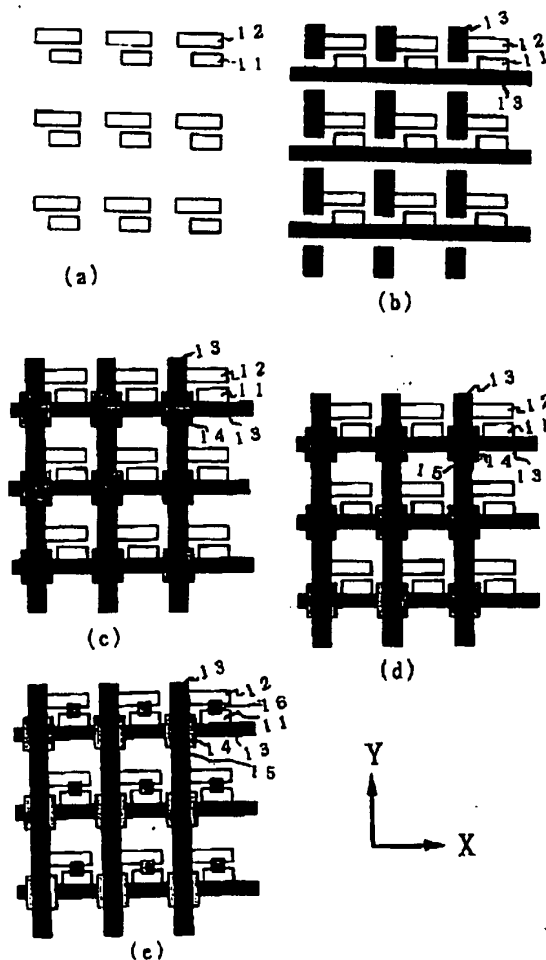
- 1 絶縁性基板
- 2 電子放出部形成用薄膜
- 3 電子放出部
- 4 電子放出部を含む薄膜
- 5, 6 素子電極
- 11, 12, 21, 22 素子電極
- 13, 23 第1層目の配線
- 14, 24 層間絶縁膜
- 15, 25 第2層目の配線
- 16, 26 電子放出部形成用薄膜
- 31 電子源基板
- 32 リアプレート
- 33 支持枠
- 34 電子放出素子
- 35 X方向配線
- 36 Y方向配線
- 37 ガラス基板

【図1】

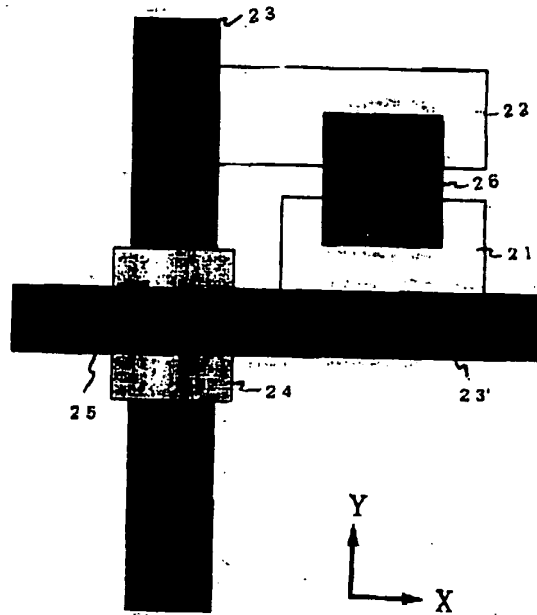


- 38 蛍光膜
- 39 メタルバック
- 40 フェースプレート
- 41 外囲器
- 42 黒色部材
- 43 蛍光体
- 90 電流計
- 91 電源
- 92 電流計
- 10 93 高圧電源
- 94 アノード電極
- 111 絶縁性基板
- 112 X方向配線
- 113 Y方向配線
- 114 表面伝導型電子放出素子
- 115 結線

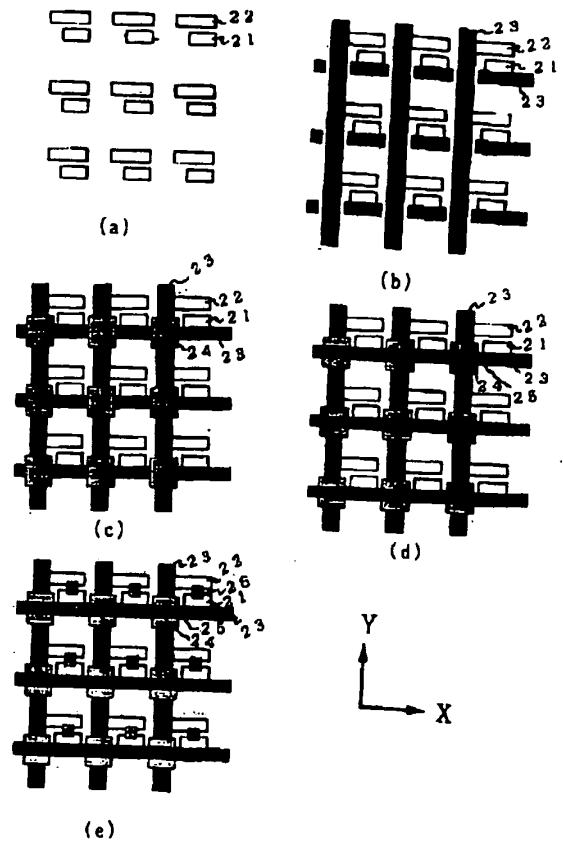
【図2】



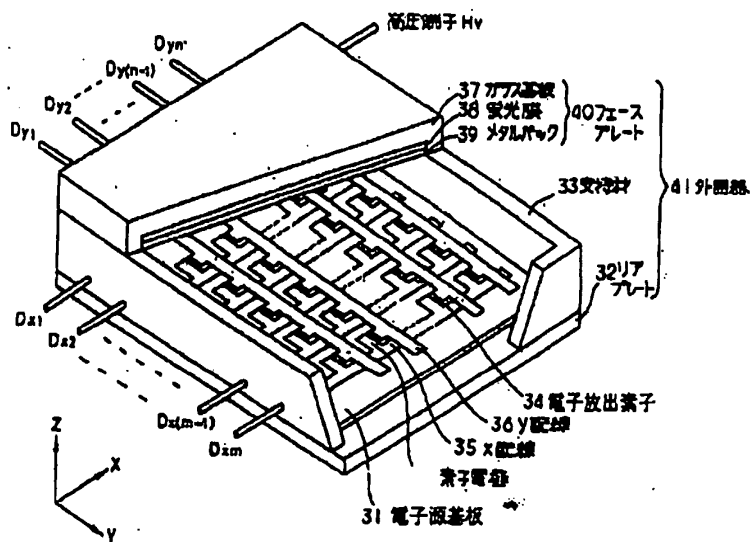
【図3】



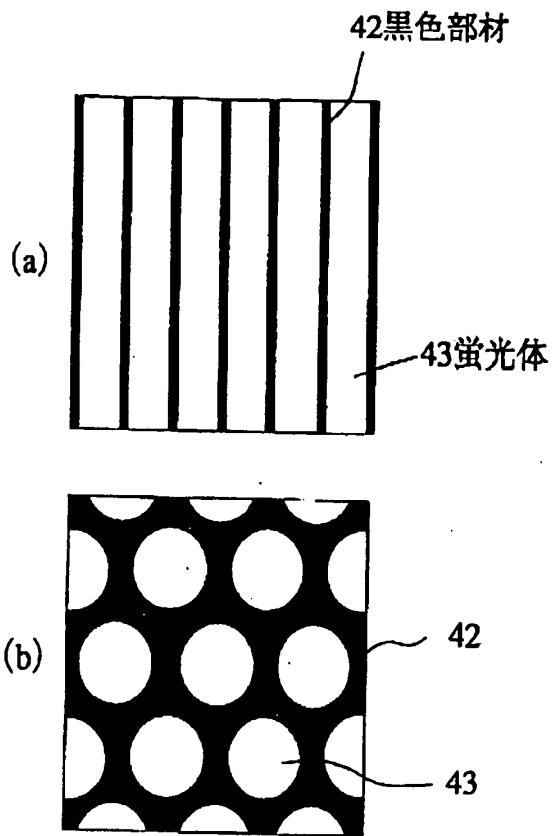
【図4】



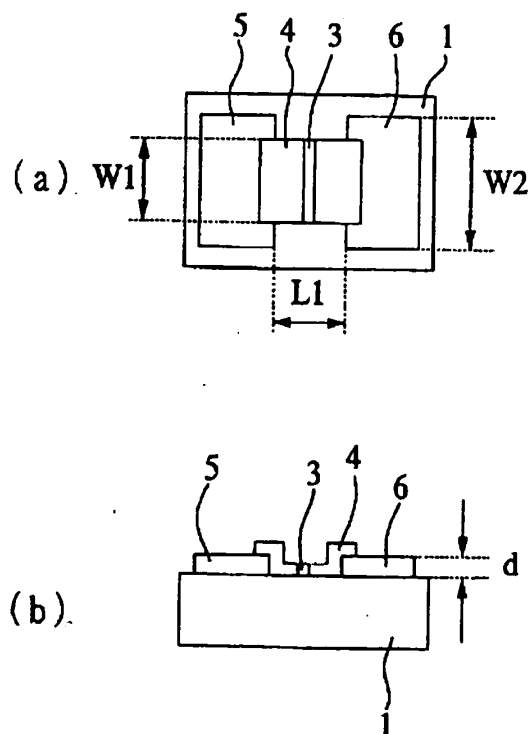
【図5】



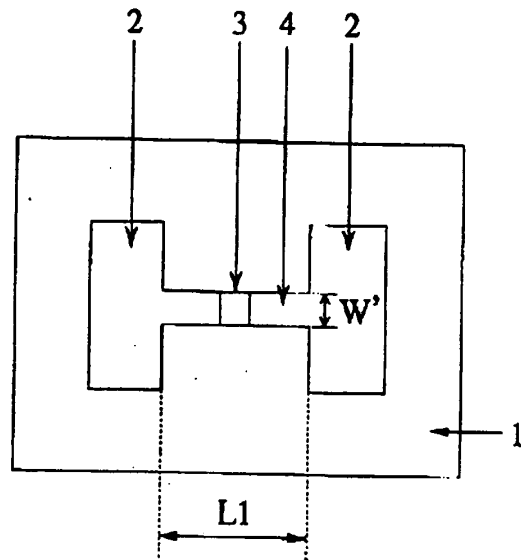
【図6】



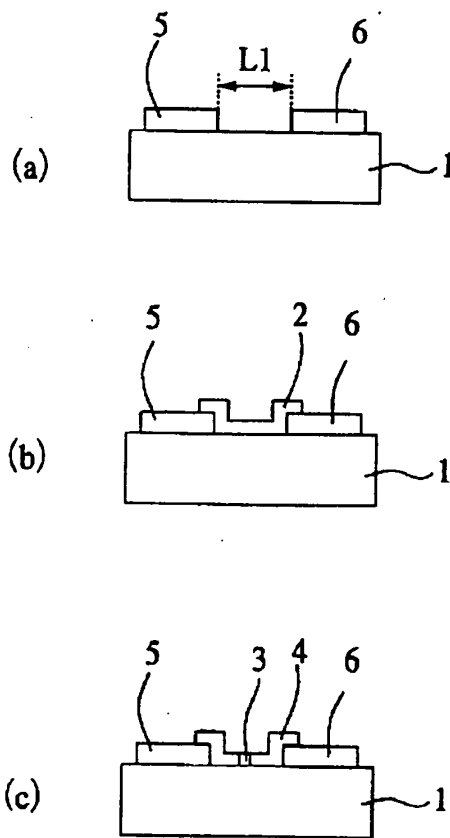
【図8】



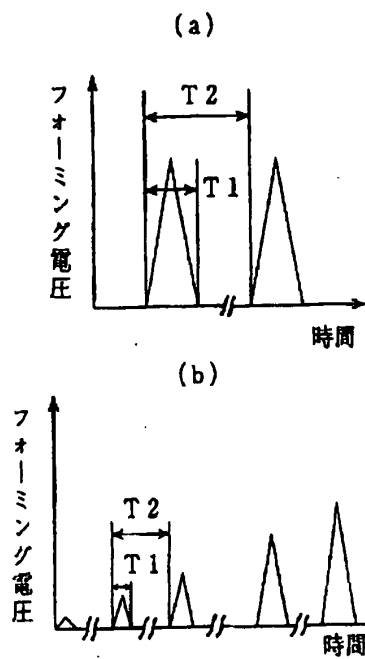
【図7】



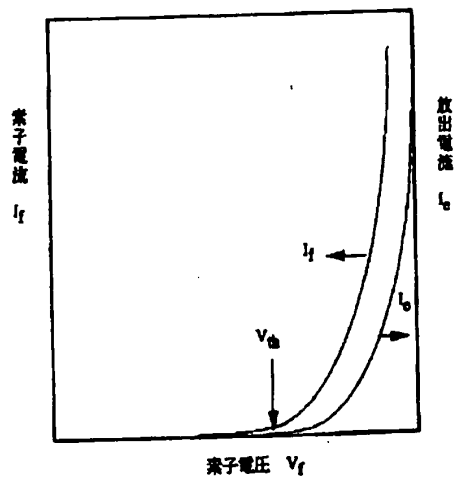
【図9】



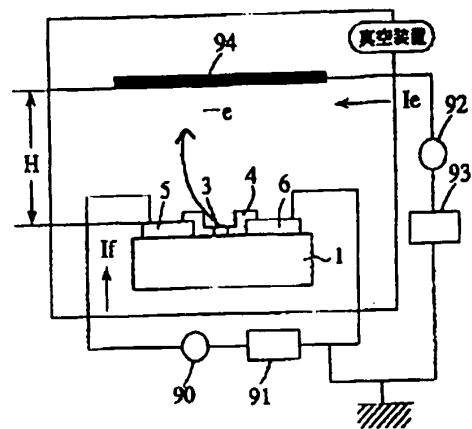
【圖10】



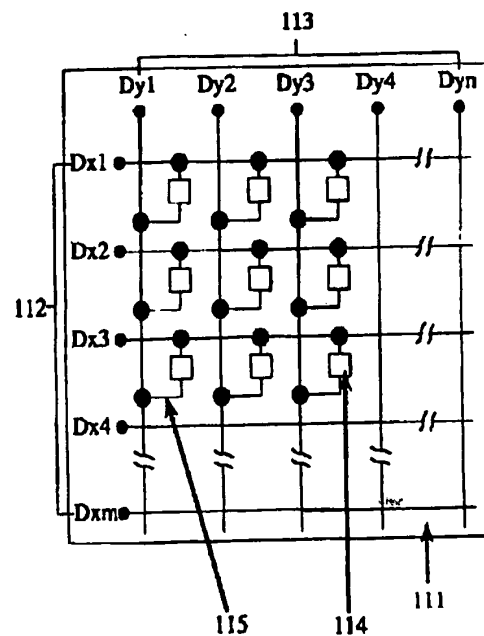
【例 1.2】



【図11】



【图13】



THIS PAGE BLANK (USPTO)